REAL ACADEMIA
GALEGA DE CIENCIAS

NO CAMIÑO DA COMPUTACIÓN EXAESCALA

DISCURSO DO ACADÉMICO NUMERARIO ELECTO

SR. D. RAMÓN DOALLO BIEMPICA

Santiago de Compostela, 23 de Setembro de 2015

ÍNDICE

Prólogo

1. A necesidade da investigación en computación exaescala.

2. Unha breve evolución histórica da escalabilidade das prestacións dos computadores.
   2.1. Evolución da escalabilidade dos procesadores.
   2.2. Evolución da escalabilidade dos supercomputadores.

3. Os retos da computación exaescala.
   3.1. Retos asociados ao hardware.
      3.1.1. Eficiencia enerxética.
      3.1.2. Tecnoloxías de interconexión de altas prestacións e tecnoloxías de memoria.
   3.2. Retos asociados ao sistema.
      3.2.1. Resiliencia e corrección dos resultados.
      3.2.2. Software de sistema escalable.
   3.3. Retos asociados aos contornos de programación e deseño de algoritmos.
      3.3.1. Contornos de programación e mellora da productividade.
      3.3.2. Algoritmos exaescala.

4. Contribucións no camiño da computación exaescala en Galicia.
      4.1. Liñas de investigación do GAC-UDC asociadas ás tecnoloxías HPC e exaescala.

5. Conclusións.

Agradecementos finais

Excmo. Sr. Presidente da Real Academia Galega de Ciencias
Excmos. Sras. e Sres. Académicos,
Autoridades,
Sras., Sres., familiares, compañeiros e amigos,

PRÓLOGO

Quero expresar en primeiro lugar o meu agradecemento aos membros da Real Academia de Ciencias de Galicia por teren proposto e apoiado a miña candidatura para formar parte desta Institución como Académico numerario. Espero contribuir nos próximos anos ás actividades da Academia en favor da ciencia e a enxeñería desenvoltas na nosa comunidade, e síntome moi honrado de poder pertencer a ela.

Neste discurso de ingreso farei un breve percorrido polo presente e futuro da área que ten centrado o meu traballo investigador desde o comezo da miña tese de doutoramento en 1988, a computación de altas prestacións (en inglés *High Performance Computing*, ou HPC en forma abreviada). Máis concretamente falaremos dos retos que se nos presentan para acadar o deseño de supercomputadores que poidan obter un rendemento computacional de 10^{18} FLOPS (Operacións en Punto Flotante por Segundo), é dicir, chegar aos *exaflops* nun supercomputador, o que tamén recibe o nome de computación exaescala. Podemos afirmar sen caer na esaxeración que o deseño dun supercomputador constitúe un dos sistemas en enxeñaría de maior complexidade desenvoltos pola humanidade. Nestes momentos por exemplo, ademais doutros compoñentes, os supercomputadores actuais pertencentes á era dos petaflops (10^{15} FLOPS), integran grandes conxuntos de microprocesadores con varios núcleos de procesamento cada un deles. Se temos en conta que nun microprocesador o número de transistores (o dispositivo básico da tecnoloxía de semicondutores para a fabricación dun chip) está a chegar aos miles de millóns, e que contamos xa con supercomputadores con 3.120.000 núcleos de procesamento, a cifra resultante de transistores que forman estes supercomputadores non pode cualificarse máis que como asombrosa. Como primeiro exemplo dos retos tecnolóxicos que deben afrontarse para acadar a computación exaescala, pensemos na problemática asociada á consecución de tolerancia a fallos dun sistema como este cando cada un dos seus transistores estase a fabricar con tecnoloxías de semicondutores de 22nm.

A última parte do discurso estará adicada a algúns exemplos de contribucións dentro deste camiño cara á computación exaescala desenvoltas en Galicia, centrándome principalmente nos casos mellor coñecidos por min como son os traballos do grupo de investigación en Arquitectura de Computadores da UDC e a actividade do Centro de Supercomputación de Galicia (CESGA) co que temos colaborado en numerosas ocasións.

Quero aproveitar este momento para reivindicar a importancia da investigación para a sociedade. Certamente todos os sectores están a sufrir recortes nestes momentos complicados, pero o investimento en coñecemento e I+D é sen dúbida unha das mellores formas de superar esta e futuras crises económicas. Os investigadores máis novos merecen especial atención, son imprescindibles para todos os equipos de investigación pola súa enerxía e capacidade de propor novas e creativas ideas. Necesitan saber que poderán ter oportunidades de traballo estables para apostar pola carreira investigadora. A alternativa de saída ao estranxeiro, é sen dúbida enriquecedora e posibilita o incremento da rede de contactos internacionais tan importantes nos nosos días, pero é tamén unha perda dos esforzos adicados á súa formación no noso país en caso de non poderen voltar. Como exemplo hei de comentar que das últimas doce teses defendidas no noso grupo de investigación (entre 2012 e 2014), seis dos novos doutores están a traballar en centros de investigación ou empresas no estranxeiro.

Antes de entrar de cheo co discurso, penso que esta é unha ocasión magnífica para agradecer a todas as persoas coas que teño traballado. Vaian por diante as miñas desculpas a todos aqueles que non podo mencionar aquí por motivos de tempo e espazo pero que sinceramente agradezo a súa colaboración e influencia. Debo citar en primeiro lugar o meu director de tese, o profesor Emilio López Zapata, hoxe na Universidade de Málaga, que me abriu os ollos á investigación na USC alá polo ano 1987 e que ten sido un dos meus referentes durante moitos anos no ámbito profesional. Por suposto teño que facer referencia nestes agradecementos a todos os membros actuais, así como moitos outros que xa están a traballar noutras institucións ou laboratorios estranxeiros de relevancia, do grupo de investigación en Arquitectura de Computadores da UDC. En especial a Juan e Basilio que me teñen acompañado e aguantado desde a creación do grupo en 1994; tamén a Marga, María e Patricia que foron incorporándose máis tarde. Todos eles forman na actualidade o núcleo tractor do grupo de investigación. Quero lembrar tamén aos membros do Departamento de Electrónica e Computación da USC, cos que iniciei a miña carreira investigadora ademais de ter mantido numerosas colaboracións despois da miña incorporación á UDC.

Non podo tampouco esquecer ás institucións que me brindaron a ocasión de traballar nos seus laboratorios e cos seus equipamentos como as Universidades da Coruña e Santiago de Compostela, e o CESGA. Tamén debo citar os laboratorios de Siemens en Múnich e á Universidade de Illinois en Urbana-Champaign nos que descubrín outros mundos e a importancia da internacionalización na investigación.

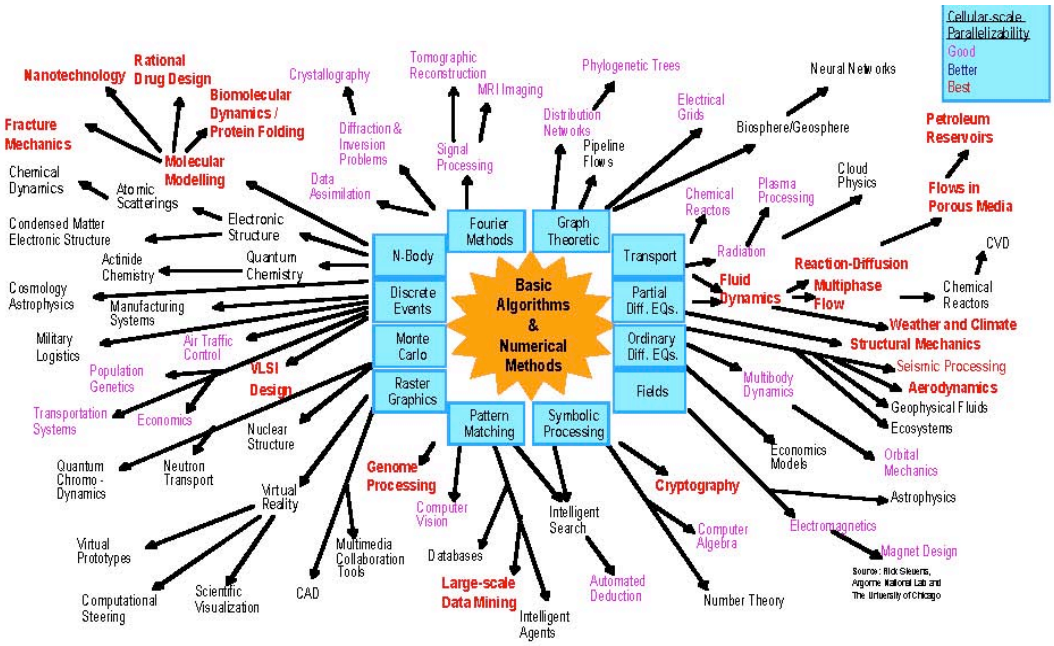
Finalmente no plano máis persoal, os esforzos, apoio incondicional e visión de futuro dos meus pais permitiron, xunto coa calidade do noso ensino público, que acadase unha titulación universitaria. Gratitude infinita a eles, e por riba de todo polas leccións de vida recibidas. Grazas por último a Elvira por terme acompañado nestes momentos, pola súa forza e cariño.

NO CAMIÑO DA COMPUTACIÓN EXAESCALA

Nos últimos anos están a aparecer distintos informes e artigos de axencias de investigación internacionais nos que se fan predicións acerca de cando será posible a posta en marcha dun supercomputador que acade a computación exaescala, isto é, un rendemento computacional de 10^{18} FLOPS. China e Xapón teñen manifestado que o farán antes do 2020, mentres que en Estados Unidos estiman que o poderán conseguir ao redor do 2023. No caso da Unión Europea estanse a financiar desde 2011 diferentes proxectos co fin de realizar prototipos de sistemas e contornos de programación que posibiliten o futuro deseño a nivel europeo dunha máquina exaescala. Realmente na actualidade poderíase deseñar unha máquina exaflop simplemente agregando procesadores e escalando o deseño dos supercomputadores actuais pero esta estratexia levaríanos a unha máquina cun consumo eléctrico na orde dos xigavatios, dito doutro modo, necesitaríase a construción dunha planta nuclear ao seu carón. Os custos económicos e enerxéticos serían polo tanto prohibitivos nestes momentos. En consecuencia os obxectivos, fixados polas distintas axencias de investigación internacionais, coinciden en que unha máquina exaflop viable presupostariamente debería ter un tamaño e consumo enerxético similares aos dos sistemas petaflop actuais: estamos a falar dun tamaño dunhas 200 cabinas e consumo próximo aos 20 megavatios.

1. A necesidade da investigación en computación exaescala.

A computación de altas prestacións ou HPC pode definirse como “o uso de servidores, clústeres e supercomputadores, xunto co software, ferramentas, compoñentes, almacenamento e servizos, para tareas científicas, de enxeñaría ou analíticas que son particularmente intensivas en computación, uso de memoria ou xestión de datos” (Gómez-Tato, 2014). A primeira parte desta definición cobre os aspectos tecnolóxicos que deben terse en conta para o deseño dun computador de altas prestacións nos que nos centraremos máis adiante. A segunda parte da definición fai referencia directa aos motivos para utilizar o HPC, a resolución de problemas científicos, de enxeñaría ou analíticos. Na seguinte figura pode verse unha “paisaxe” dos variados campos de coñecemento e dos métodos numéricos e algorítmicos nos que o HPC é unha ferramenta fundamental. O impacto en múltiples campos da actividade humana do HPC é polo tanto indubidable. Podemos citar ademais exemplos da utilización da computación de altas prestacións máis próximos ao cidadán como poden ser as múltiples buscas nun buscador web como Google, comunicacións e procura de información de usuarios das redes sociais, ou efectos especiais e animacións xerados por computador en películas coñecidas por todos.



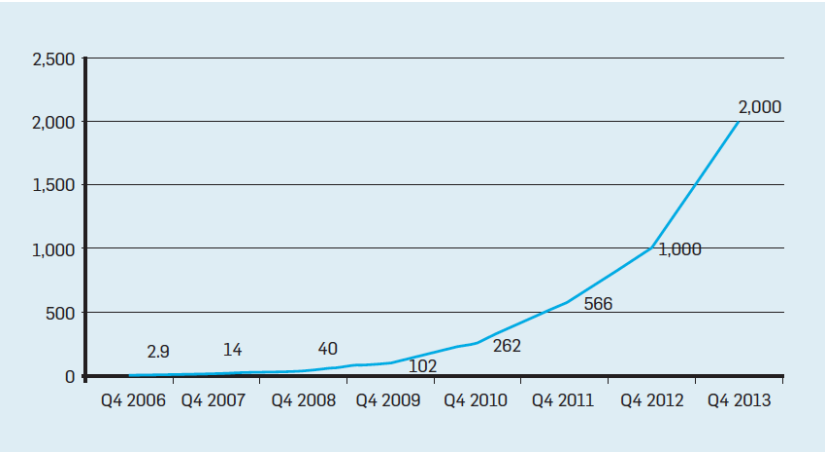
Fonte: R. Stevens, Argonne National Labs. & Univ. of Chicago

Aplicacións da supercomputación

A supercomputación, como máxima expresión do HPC, está a percorrer o camiño cara os sistemas exaflop unha vez superada a fronteira dos petaflops en 2008. Novos modelos de sistemas en diferentes campos da ciencia que requiran de máis precisión ou consideración de zonas de exploración máis grandes van necesitar a computación exaescala; e, por outra parte, temos moitos casos onde o tempo de obtención dos resultados é vital. Exemplos destas necesidades serían a simulación meteorolóxica espacial, cuxo resultado non sería demasiado útil se é obtido días despois de que a tormenta solar a predicir chegue ao noso planeta, ou o deseño personalizado de fármacos no que os pacientes non poden esperar anos pola molécula específica que precisan (Duranton et al. 2015).

Por outra banda un novo factor está a contribuir aínda máis na percepción da necesidade dos sistemas exaescala, o crecemento exponencial de volúmes de datos dos que é posible extraer coñecemento moi valioso. As fontes deste crecemento son tanto os datos científicos procedentes de instrumentación como grandes telescopios ou colisionadores de partículas, como tamén de forma moi significativa os medios dixitais de audio e vídeo, transaccións comerciais, redes sociais, ou redes de sensores cada vez máis presentes na vida diaria coa expansión da Internet das Cousas (*Internet of Things*) ou no desenvolvemento das Cidades Intelixentes (*Smart Cities*). Na última década ten emerxido un cuarto paradigma para o descubrimento científico, historicamente baseado nos tres paradigmas clásicos de Teoría, Experimentación, e Simulación por computador. Estamos a falar da ciencia intensiva en datos, do descubrimento científico baseado na exploración de información escondida en conxuntos masivos de datos, popularmente coñecido como tecnoloxías *Big Data*. En 2010 xeráronse no mundo máis de 1.2 Zettabytes (10^{21} bytes) de

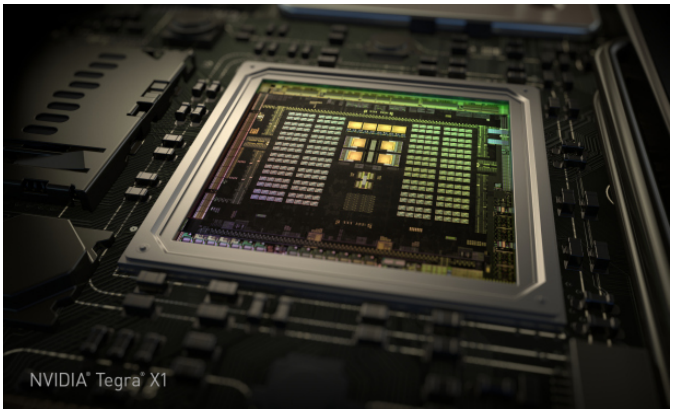
novos datos, un 50% máis que todos os xerados na historia humana antes desa data e esta tendencia confírmase na actualidade. Outro exemplo pode verse na figura seguinte que mostra o crecemento exponencial do almacenamento de obxectos no servizo na nube (*cloud*) de Amazon S3 (*Simple Storage Service*). O termo "data deluge", que poderiamos traducir como "inundación de datos", foi acuñado para describir a situación que estamos a afrontar, un mundo onde temos disponibles máis datos dos que podemos procesar. Parece claro que a computación exaescala debe contribuír a que a inundación de datos poida ser nalgunha medida controlada e aproveitada de xeito eficiente para a mellora do coñecemento humano.



Fonte: Reed et al., 2015

Crecemento de obxectos almacenados no cloud Amazon S3

Finalmente quero salientar outro importante efecto, visible por todos, froito da investigación no eido da exaescala: os dispositivos móbiles utilizados por calquera cidadán, por exemplo un *smartphone*, teñen acadado xa prestacións de computación teraescala (10^{12} FLOPS), coas evidentes consecuencias nas capacidades actuais destes dispositivos, tal como acaba de anunciar recentemente a compañía Nvidia co seu procesador Tegra X1.



Fonte: Nvidia, www.nvidia.es

Procesador móbil Nvidia Tegra X1

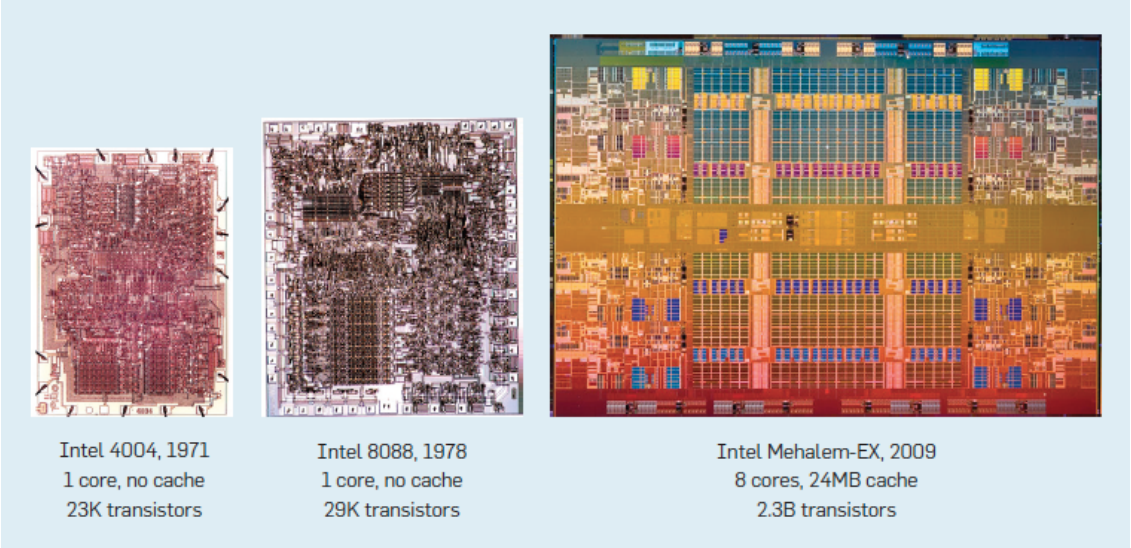
2. Unha breve evolución histórica da escalabilidade das prestacións dos computadores.

Vexamos de forma breve como ten evolucionado a escalabilidade dos supercomputadores até a actualidade. En primeiro lugar debemos facer referencia á escalabilidade dos microprocesadores como elementos constitutivos principais dos computadores de altas prestacións.

2.1. Evolución da escalabilidade dos procesadores.

O crecemento continuo das prestacións dos dispositivos electrónicos, e en concreto dos microprocesadores, vén marcado desde hai xa 50 anos polas chamadas lei de Moore en 1965 (Moore, 1965) e lei de Dennard en 1974 (Dennard et al., 1974).

Orixinalmente formulada como a capacidade tecnolóxica para incrementar ao dobre o número de transistores nun circuíto integrado cada ano, a lei de Moore ten sido varias veces reformulada e incluso dada por morta (IEEE Spectrum, 2015) pero segue estando vixente xa que o número de transistores por milímetro cadrado seguirá a crecer aínda durante varios anos máis (Borkar et al., 2011).



Fonte: Shekhar et al., 2011

Desde os primeiros micros de Intel até a actualidade

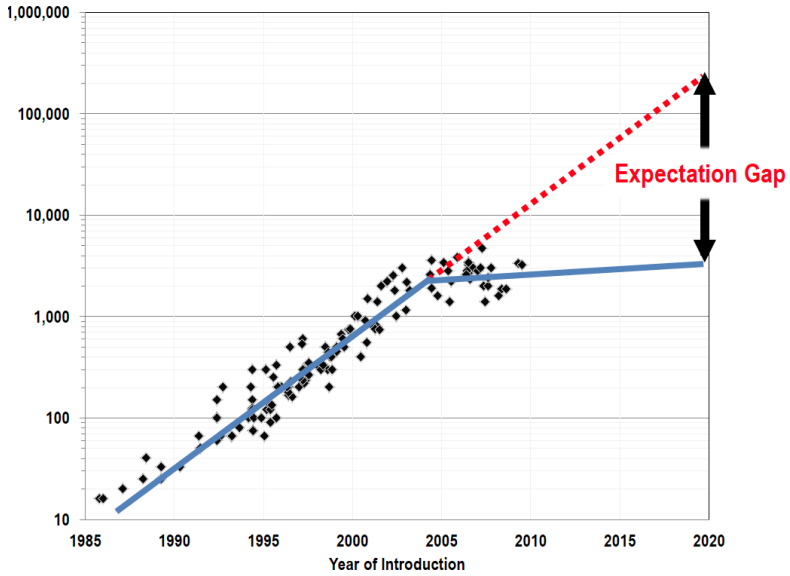
O seu impacto sobre o continuo crecemento das prestacións dos microprocesadores é debido a dúas razóns: o aumento do número de transistores posibilitou a introdución de sucesivas melloras na súa microarquitectura (véxase como exemplo a evolución dos microprocesadores do fabricante Intel mostrada nas fotografías), e a redución dos tempos de conmutación dos transistores deu lugar a frecuencias de reloxo cada vez máis altas.

Na actualidade saen ao mercado microprocesadores con tecnoloxía de fabricación de 14nm, a industria está no proceso de transición aos 10nm, e por exemplo, a compañía IBM anunciou en xullo deste ano os primeiros prototipos con tecnoloxía de 7nm. Estamos a falar de procesadores que contan xa actualmente con 5.500 millóns de transistores, como acontece no caso do microprocesador de Intel Xeon Haswell-EP con 18 núcleos.

Outra visión do que a tecnoloxía de fabricación dos circuítos integrados está a posibilitar pode obterse da comparación das fotos do procesador Tegra X1 que vimos anteriormente, e a do primeiro sistema que acadou un rendemento similar ao Tegra, próximo aos 1.8 teraflops en novembro de 1997, o supercomputador ASCI Red instalado nos *Sandia National Laboratories* dos Estados Unidos. O Tegra X1 está pensado para aloxarse no interior da carcasa dun móbil, mentres que o ASCI Red, considerado o supercomputador máis potente no seu momento, tiña unhas dimensións en planta de 150 metros cadrados e un consumo de 800.000 watios.

Supercomputador ASCI Red

O panorama si ten cambiado na última década respecto a lei de Dennard (Esmaeilzedah et al., 2012), segundo a cal ao pasar dunha tecnoloxía de fabricación a outra, aproximadamente se duplicaba a frecuencia de traballo dos transistores e, reducindo a voltaxe, a densidade de potencia consumida permanecía constante. A partir do 2004 a lei de Dennard entrou en declive xa que aínda que segue a incrementarse a densidade de integración, as frecuencias dos transistores non crecen de forma apreciable e as reducións de voltaxe non son suficientes para manter constante o consumo enerxético do chip. Podemos ver na figura seguinte (Shalf, 2014) a diferenza entre as prestacións reais dos microprocesadores desde 1985 respecto das proxeccións esperadas até 2020 coincidente coa “entrada en desgraza” da lei de Dennard.



Fonte: Shalf, 2013

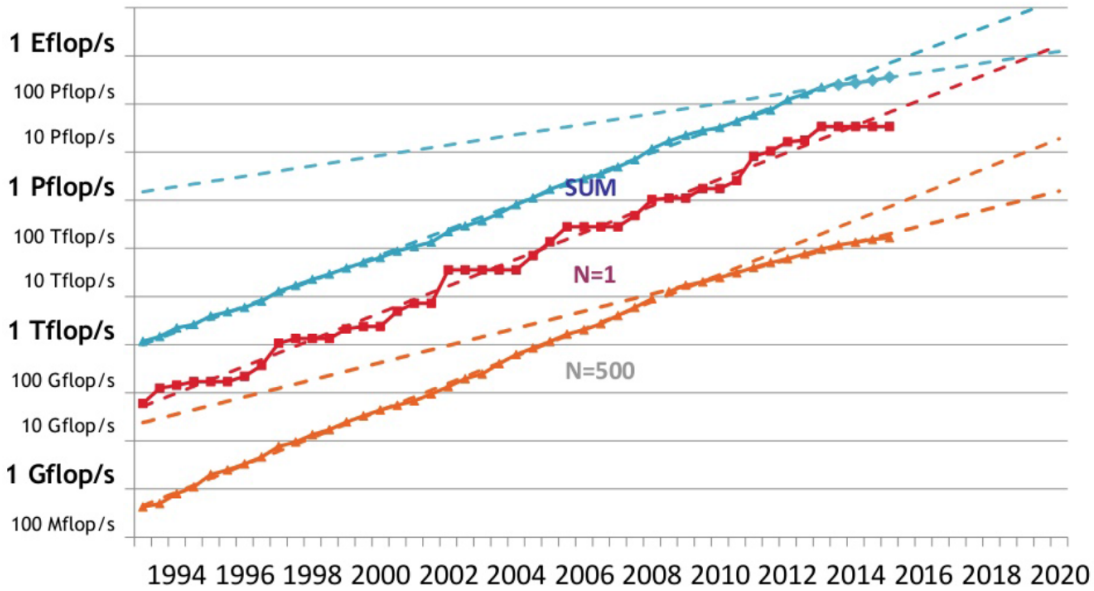
Diferenzas entre expectativa e realidade nas prestacións dos microprocesadores

O gran reto na fabricación dos microprocesadores pasa a ser a redución do consumo de potencia e a disipación de enerxía por mm^2. Aparece o concepto de "silicio escuro" (*dark silicon*) referido ao fenómeno de dispor de moitos transistores nun chip, pero non poder utilizalos todos simultaneamente xa que nese caso o dispositivo queimaríase dado o crecemento da densidade de potencia coas actuais tecnoloxías de fabricación. O declive da lei de Dennard levou consigo outro efecto importante sobre a escalabilidade, para manter o incremento de prestacións dos microprocesadores sen aumentar a frecuencia de reloxo dos mesmos: trátase do aumento do paralelismo coa inclusión de varios núcleos por procesador, estratexia xa presente en todos os sistemas actuais, desde sistemas HPC até ordenadores persoais e dispositivos móbiles.

2.2. Evolución da escalabilidade dos supercomputadores.

Respecto da evolución da escalabilidade dos computadores de altas prestacións é habitual facer referencia á listaxe TOP500 (Top500, 2015) dos 500 supercomputadores de maiores prestacións do mundo, listaxe actualizada cada 6 meses.

Na seguinte figura pode observarse esta evolución, e as proxeccións até 2020, desde a creación da lista en 1993. Nestes anos temos pasado dos preto de 60 xigaflops do número 1 da lista en 1993, até os 33.86 petaflops do número 1 actual, o Tianhe-2 (que significa Vía Láctea) instalado no Centro Nacional de Supercomputación de Guangzhou (China). Segundo as proxeccións da gráfica deberíamos chegar a unha máquina exaflop no 2020, porén como veremos máis adiante os retos a superar son diversos e desafiantes.



Fonte: Strohmaier, 2015

Evolución e proxeccións futuras das prestacións na listaxe Top500

Supercomputador Tianhe-2: número 1 do TOP500 xuño 2015

Entre as principais tendencias na evolución da listaxe TOP500 (Strohmaier, 2015) podemos destacar que o ritmo de crecemento das prestacións dos supercomputadores está a decrecer nos últimos anos, o que reincide na observación das dificultades para chegar á exaescala nos próximos 5-10 anos; por outra banda segue a aumentar o número de sistemas heteroxéneos, constituídos por nodos de procesamento de diferentes tipos, desde a súa

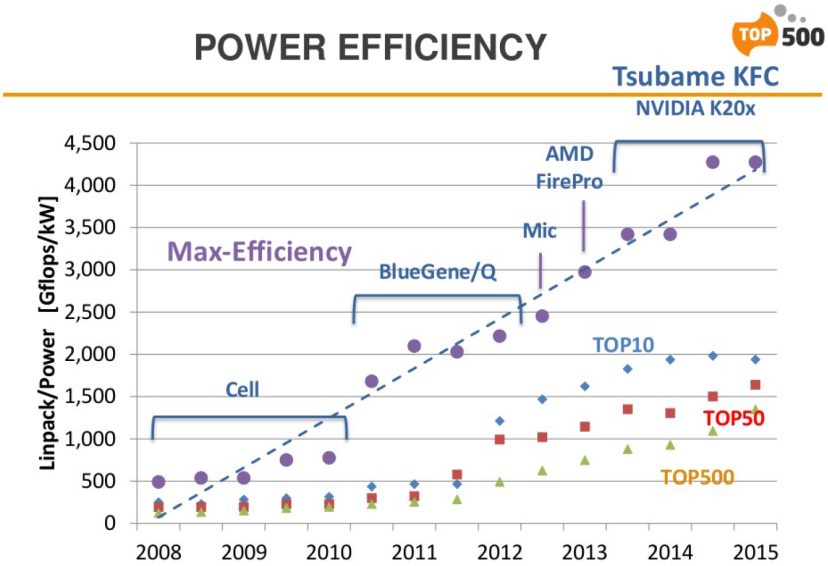
primeira aparición nunha lista en 2010: en concreto 88 sistemas na lista actual integran aceleradores hardware xunto con procesadores multinúcleo, e dos 10 primeiros 5 deles fanno contando con aceleradores como procesadores gráficos (GPUs) de propósito xeral ou coprocesadores Xeon Phi de Intel. Como última observación, ainda que na maioría dos sistemas do TOP500 utilízanse compoñentes de propósito xeral ou *commodities,* os sistemas que están nos primeiros postos están a utilizar algún compoñente a medida para conseguir máximas prestacións e eficiencia enerxética.

#	Site	Manufacturer	Computer	Country	Cores	Rmax [Pflops]	Power [MW]
1	National University of Defense Technology	NUDT	Tianhe-2 NUDT TH-IVB-FEP, Xeon 12C 2.2GHz, IntelXeon Phi	China	3,120,000	33.9	17.8
2	Oak Ridge National Laboratory	Cray	Titan Cray XK7, Opteron 16C 2.2GHz, Gemini, NVIDIA K20x	USA	560,640	17.6	8.21
3	Lawrence Livermore National Laboratory	IBM	Sequoia BlueGene/Q, Power BQC 16C 1.6GHz, Custom	USA	1,572,864	17.2	7.89
4	RIKEN Advanced Institute for Computational Science	Fujitsu	K Computer SPARC64 VIIIfx 2.0GHz, Tofu Interconnect	Japan	795,024	10.5	12.7
5	Argonne National Laboratory	IBM	Mira BlueGene/Q, Power BQC 16C 1.6GHz, Custom	USA	786,432	8.59	3.95
6	Swiss National Supercomputing Centre (CSCS)	Cray	Piz Daint Cray XC30, Xeon E5 8C 2.6GHz, Aries, NVIDIA K20x	Switzer-land	115,984	6.27	2.33
7	King Abdullah University of Science and Technology	Cray	Shaheen II Cray XC40, Xeon E5 16C 2.3GHz, Aries	Saudi Arabia	196,608	5.54	2.83
8	Texas Advanced Computing Center/UT	Dell	Stampede PowerEdge C8220, Xeon E5 8C 2.7GHz, Intel Xeon Phi	USA	462,462	5.17	4.51
9	Forschungszentrum Juelich (FZJ)	IBM	JuQUEEN BlueGene/Q, Power BQC 16C 1.6GHz, Custom	Germany	458,752	5.01	2.30
10	Lawrence Livermore National Laboratory	IBM	Vulcan BlueGene/Q, Power BQC 16C 1.6GHz, Custom	USA	393,216	4.29	1.97

Fonte: Strohmaier, 2015

Os supercomputadores Top 10 actuais (xuño 2015)

Dada a importancia cada vez máis preponderante do consumo enerxético no deseño dos computadores, a lista Green500 (Green500, 2015) clasifica semestralmente desde 2007 os 500 supercomputadores cunha mellor taxa de prestacións por vatio. Como pode verse na figura seguinte, se temos en conta os dez primeiros supercomputadores desta lista, a eficiencia enerxética ten mellorado unha orde de magnitude nos últimos oito anos, pero estas melloras aínda non son suficientes para afrontaren a exaescala.



Fonte: Strohmaier, 2015

Evolución da eficiencia enerxética dos sistemas da lista Green500

Na seguinte táboa tamén pode observarse que, entre os dez primeiros da listaxe Green500 só hai un supercomputador que tamén figura na listaxe do TOP500, concretamente o Piz Daint instalado en Suiza. O sistema máis eficiente na actualidade, o supercomputador Tsubame KFC, instalado en Xapón, acada os 4,3 megaflops por vatio. Comentar ademais que un beneficio engadido dos aceleradores que están a aumentar a súa presenza na lista TOP500 son as súas prestacións por vatio, aínda que estas tecnoloxías non foron ideadas inicialmente como de baixo consumo. Isto confírmase polo feito de que na lista dos dez supercomputadores máis eficientes nove deles contan con aceleradores.

Computer	Rmax/ Power
Tsubame KFC, NEC, Xeon 6C 2.1GHz, IB FDR, **NVIDIA K20x**	4,272
Sango, Supermicro, Xeon 12C 2.5GHz, IB FDR, **XEON Phi 7120P**	4,143
Cray CS-Storm, Xeon 10C 2.2GHz, IB FDR, **NVIDIA K40m**	3,879
Suiren, Xeon 10C 2.2GHz, IB FDR, **PEZY-SC**	3,756
iDataPlex DX360M4, IBM, Xeon 10C 2.8GHz, IB, **NVIDIA K20x**	3,543
Taurus GPUs, Bull R400, Xeon 12C 2.5GHz, IB FDR, **Nvidia K80**	3,277
Romeo, Bull Cluster, Xeon 8C 2.6GHz, IB FDR, **NVIDIA K20x**	3,131
Sekirei-ACC, SGI ICE XA, 12C 2.5GHz, IB FDR, **NVIDIA K40**	3,045
HA-PACS TCA, Cray Cluster, Xeon 10C 2.8GHz, QDR, **NVIDIA K20x**	2,980
SANAM, Adtech, ASUS, Xeon 8C 2.0GHz, IB FDR, **AMD FirePro**	2,973
sysGen GPU, Supermicro, 6C 2.1 GHz, IB QDR, **NVIDIA K20**	2,878
Piz Daint, Cray XC30, Xeon 8C 2.6GHz, Aries, **NVIDIA K20x**	2,697 [Mflops/Watt]

Fonte: Strohmaier, 2015

Os supercomputadores Top 10 na lista Green500 (xuño 2015)

3. Os retos da computación exaescala.

Analizada a escalabilidade das prestacións dos microprocesadores e dos supercomputadores pódese concluír que unha estratexia soamente baseada na "evolución" das súas prestacións non será suficiente para acadar a computación exaescala. A consecución dun sistema exaescala debe encontrar o balance correcto entre novas tecnoloxías e avances necesarios en arquitectura dos sistemas que integren resultados de múltiples campos de investigación no ámbito da fabricación de dispositivos en silicio, tecnoloxías de memoria, técnicas de empaquetamento a nivel de chip e de placa, software de sistemas, tecnoloxías de interconexión, tecnoloxías de sinal e ópticas, algoritmos e modelos de programación. Trataremos a continuación de explicar algúns dos moitos retos en investigación que se presentan para podermos chegar a este obxectivo na próxima década (Ashby et al., 2009) (Ang et al., 2014), (Reed et al., 2015). Podémolos clasificar en tres grupos: os asociados ao hardware, os asociados ao sistema, e retos asociados aos contornos de programación e algoritmos.

3.1. Retos asociados ao hardware.

No primeiro grupo de retos asociados ao hardware incluímos os relacionados co consumo enerxético eficiente, así como coas tecnoloxías de interconexión e de memoria.

3.1.1. Eficiencia enerxética.

O supercomputador situado na primeira posición da lista TOP500, Tianhe-2, consome 17.8 megawatios cunhas prestacións de 33.86 petaflops. No entanto, lembremos que todas as proxeccións para o deseño dunha máquina exaflop toman en consideración un presuposto enerxético en torno aos 20 megawatios. Pese as melloras nos últimos anos deben realizarse novos esforzos investigadores para acadar moita mellor eficiencia enerxética a diferentes niveis: nivel de circuitos, arquitectura, conversión e distribución de potencia e tecnoloxía de refrixerado. Para dar outra idea da magnitude do reto a encarar, o 2% do consumo enerxético mundial corresponde na actualidade os Centros de Procesado de Datos (ou *datacenters*), o que representa tamén un 2% das emisións de dióxido de carbono mundiais.

Entre as melloras a nivel de circuíto pódense citar o uso agresivo do *clock gating,* o *power gating,* e a adaptividade dinámica voltaxe/frecuencia. Tamén o amoreamento tridimensional (*3D stacking*) parece unha tecnoloxía de integración prometedora para a regulación e distribución do consumo, así como para aumentar a densidade de memoria e favorecer o procesamento-en-memoria. Outra tecnoloxía prometedora, que permite operar con voltaxes moi baixas (*Near Threshold Voltage, NTV*), está a acadar un nivel de madurez razoable co que pode proporcionar un efecto multiplicador por dez na mellora da eficiencia enerxética. Tecnoloxías máis disruptivas céntranse en dispositivos experimentais. Por exemplo os nanotubos de carbono poden axudar a unha

nova xeración de escalado de dispositivos así como ao escalado da voltaxe até os 0.3 voltios.

Respecto das melloras a nivel de arquitectura (Kogge et al. 2013), a execución dunha instrución en punto flotante require cerca dos 200pJ nun núcleo simple con emisión única e execución en orde, chegando até 1nJ nun núcleo máis complexo de altas prestacións, emisión múltiple e execución fóra de orde. Por exemplo, unha forma de gañar en eficiencia consiste en eliminar lóxica complexa dos núcleos tal como a encargada do *runtime*, da planificación hardware e da predición de saltos, o que leva á adopción de núcleos simples, con execución en orde e sen especulación.

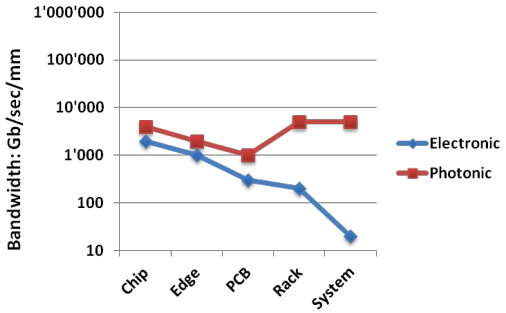
A nivel de sistema, os servidores actuais proporcionan a potencia obtida desde o enchufe na parede até os pins dos chips dos procesadores cunha eficiencia próxima ao 70%. Deben polo tanto tamén conseguirse avances para poder acadar unha eficiencia cerca do 90% nunha máquina exaescala.

O refrixerado do propio sistema constitúe outro aspecto crucial. Case con seguridade os sistemas exaescala estarán refrixerados por auga ou líquidos para minimizaren o espazo en planta e reduciren o custo (e enerxía) do propio sistema de refrixeración.

3.1.2. Tecnoloxías de interconexión de altas prestacións e tecnoloxías de memoria.

Unha das barreiras máis criticas a atravesar camiño da exaescala é o reto do movemento de datos tanto en *vertical* entre procesadores e memoria, como en *horizontal* entre nodos de procesamento. Ante o explosivo aumento dos graos de paralelismo dos novos sistemas, as prestacións veñen cada vez máis determinadas por como os datos se comunican entre os numerosos recursos de computación, en lugar de polas operacións aritméticas realizadas.

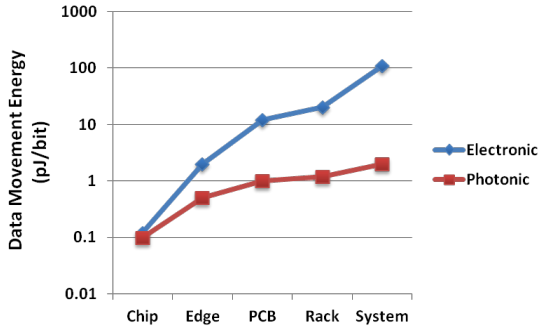
Nas seguintes figuras pódense apreciar a relación entre o ancho de banda e o consumo enerxético por movemento de datos fronte a distancia percorrida. Na primeira figura (en azul), para tecnoloxías de interconexión convencionais, móstrase como o ancho de banda decrece ordes de magnitude segundo os datos se propagan a maiores distancias desde dentro do propio chip até calquera das partes constituíntes do sistema completo.



Fonte: Ang et al., 2014

Ancho de banda fronte a distancia percorrida

As consecuencias enerxéticas amósanse nesta segunda figura tamén en azul, onde os custos enerxéticos do movemento de datos crecen segundo aumenta a distancia a percorrer.



Fonte: Ang et al., 2014

Enerxía consumida fronte a distancia percorrida

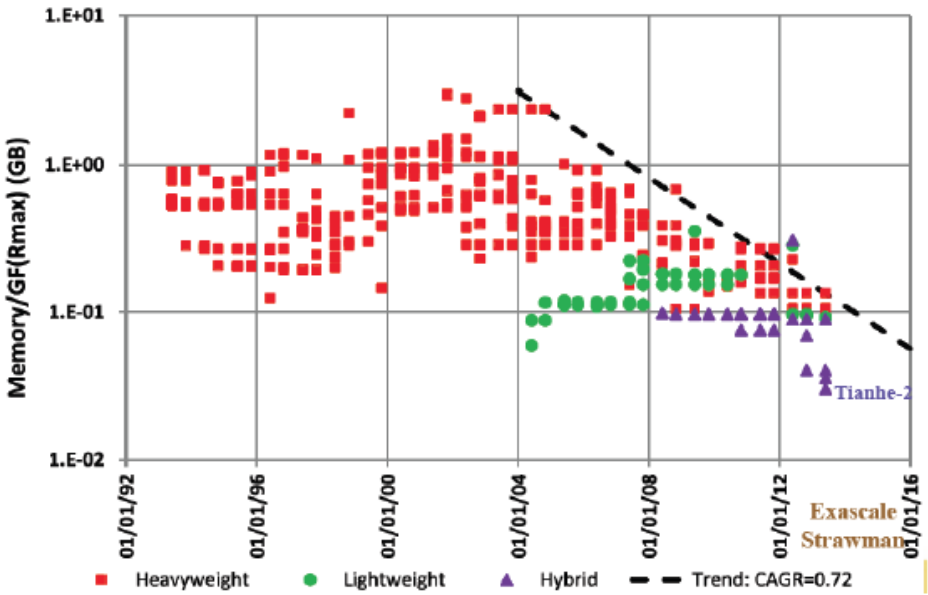
As liñas en vermello nas dúas figuras anteriores amosan o potencial da tecnoloxía fotónica para o movemento de datos. As tecnoloxías ópticas (Lipson, 2009) presentan importantes capacidades para xerar, transmitir e recibir sinais con ancho de banda ultra-alto xunto con eficiencias enerxéticas fundamentalmente superiores así como unha inherente inmunidade ao ruído e a degradación dos sinais.

Por outra banda, fronte os tradicionais conmutadores e topoloxías de rede dentro do chip (buses, mallas 2D, toros, *crossbar, fat-trees…*) amplamente estudadas, precísanse novos deseños para a exaescala. Por exemplo redes xerárquicas con subredes potencialmente diferentes en cada nivel da xerarquía.

No que atinxe ás tecnoloxías de memoria, a tecnoloxía DRAM domina o segmento de memorias volátiles, de alta densidade e alta velocidade de código e datos, mentres que a tecnoloxía *flash* de tipo NAND domina o segmento non volátil, de baixa latencia, alta densidade, e almacenamento de bloques de datos. Por exemplo, algunhas tecnoloxías non volátiles malia non estaren aínda en produción masiva, como as tecnoloxías *spin-transfer torque* (STT-RAM), *phase-change* (PCRAM), e memristor (ReRAM, *metal-oxide resistive*), teñen o potencial de seren moi prometedoras de cara a era exaescala.

Outro problema a considerar, crítico para as aplicacións, é a capacidade de memoria. Permite por exemplo a resolución de numerosos problemas en paralelo, o que supón unha potente forma de escalado débil, ou tamén o almacenamento de puntos de revisión (*checkpointing*) e de mensaxes de log para mellorar a fiabilidade do sistema. É preciso continuar co escalado da densidade de memoria respecto das operacións de computación, é dicir, incrementar o número de bytes por flop do sistema.

Na seguinte figura amósase como as máquinas do TOP500 non teñen suficiente memoria para adaptárense aos novos requerimentos, e a situación está a empeorar. O punto de inflexión precisamente ocorre no período 2003-2004 coincidindo co declive da lei de Dennard e o comezo da era multinúcleo.



Fonte: Ang et al., 2014

Capacidade de memoria por gigaflop nas máquinas do TOP500

3.2. Retos asociados ao sistema.

No segundo grupo de retos exaescala asociados ao sistema incluímos a resiliencia e o deseño escalable do software de sistema.

3.2.1. Resiliencia e corrección dos resultados.

A resiliencia é un termo que abrangue o conxunto de técnicas utilizadas para manter unha aplicación en execución até conseguir unha solución correcta, de xeito eficiente e nun tempo adecuado, a pesar da presenza de fallos no sistema de computación.

Espérase que tanto fallos hardware como software acontezan con maior frecuencia ante o aumento exponencial dos compoñentes hardware e da complexidade do software de sistema e das aplicacións (Cappello et al., 2014). Respecto dos fallos hardware, o tamaño decrecente dos transistores provoca unha maior tendencia aos erros. Unha das principais causas dos erros hardware transitorios é a radiación cósmica. Neutróns de altas enerxías poden interactuar ocasionalmente co chip de silicio creando unha secuencia secundaria de partículas cargadas e como consecuencia pulsos que poden modificar datos almacenados na DRAM ou valores xerados por lóxica

combinatoria. Por exemplo, un estudo de Google no 2009 mostrou que as taxas de erro nas DRAM foron bastante máis altas do predito até aquel momento, afectando ao 8% dos módulos de memoria (DIMMs) ao longo dun ano (Schroeder et al., 2009). Tamaños de fabricación cada vez máis pequenos tamén provocan maiores variacións na manufactura e polo tanto maiores variacións nas propiedades dos transistores co conseguinte comportamento incorrecto ou inconsistente de forma ocasional. Por outra banda os fallos hardware permanentes tamén incrementarán a súa frecuencia a causa do decrecente tamaño dos transistores e cableado xa que éstes envellecerán de xeito máis rápido e irregular.

Respecto dos fallos software, perante a maior complexidade do hardware (núcleos heteroxéneos, xerarquías de memoria máis profundas, topoloxías de interconexión complexas…), o software de sistema tamén será máis propenso a erros, ao igual que o código de aplicacións con cada vez maior número de liñas procedentes con frecuencia da suma de diferentes partes desenvoltas previamente, como nos casos dos códigos en multifísica e multiescala. Como resultado de todo o anterior, estudos recentes prevén que traballos cun gran número de tarefas paralelas poden presentar fallos cada 30 minutos nun sistema exaescala, co que os métodos tradicionais baseados en puntos de chequeo e reinicio non serán viables (Snir et al., 2014).

3.2.2. Software de sistema escalable.

O software de sistema xoga un papel crítico na creación dun recurso unificado de computación a partir dunha colección de compoñentes hardware asegurando que as aplicacións son capaces de maximizar as capacidades do hardware subxacente.

A maioría dos sistemas operativos actuais para HPC foron optimizados para asignar recursos de computación e memoria a un número fixo de poucos *threads* ou fíos, sendo o sistema operativo o menos intrusivo posible e tendo un papel moi limitado en tempo de execución. Segundo os núcleos dos procesadores van sendo cada vez máis numerosos e lixeiros, as aplicación deben extraer e expor o maior paralelismo posible dentro dun nodo. Nesta situación, as aplicacións terán máis fíos que núcleos, os fíos crearanse e destruiranse moito máis frecuentemente, e os fíos activos necesitarán un maior número de sincronizacións. Polo tanto agora o software de sistema debe pasar a ter un papel máis activo na toma de decisións sobre como se xestionan e asignan os recursos, debendo ter en conta diferentes estratexias para diferentes aplicacións. As aplicacións dependen agora do sistema en tempo de execución, que pasa a ter un papel crucial para acadar prestacións e escalabilidade, de xeito que éste necesitará inspeccionar o estado dos recursos, analizar modos potenciais para usalos máis eficientemente e responder de forma axeitada.

En contraste cos *runtimes* actuais, un runtime exaescala necesitará a capacidade de xestionar tarefas lixeiras asíncronas, fíos e procesadores multinúcleo, cunha xerarquía de memoria profunda e multicapa integrada no sistema exaescala. Este runtime adaptativo requiririase para extraer as

prestacións da aplicación ao tempo que deberá responder aos fallos e regular o consumo de potencia até chegar ao final da execución correcta do código.

3.3. Retos asociados aos contornos de programación e deseño de algoritmos.

O terceiro grupo de retos da computación exaescala inclúe os máis relacionados co código, como modelos de programación, incremento da produtividade dos programadores, e reformulación de algoritmos.

3.3.1. Contornos de programación e mellora da productividade.

O termo contornos de programación abrangue linguaxes, compiladores e librarías, nos que debe traballarse para incrementar a produtividade dos programadores na era exaescala. Como exemplo dalgún dos retos a abordar, a nivel de linguaxes de programación os códigos tradicionais de gran escala están escritos en C, C++ ou Fortran, con uso intensivo de librarías e contornos paralelos que utilizan a interface de paso de mensaxes MPI. Porén as últimas tendencias coa aparición dos procesadores multinúcleo e aceleradores están a causar grandes cambios neste modelo debido ao incremento de novas complexidades ao nivel intra-nodo. Novas linguaxes (como Chapel e X10) aínda non poden ser consideradas como o principal vehículo para a programación de aplicacións exaescala pero xa están a ter un impacto indirecto sobre modelos de programación existentes como MPI ou OpenMP que están a tratar de evolucionar cara á exaescala recollendo ideas chave destas linguaxes. Por exemplo, OpenMP vén de introducir recentemente extensións para a consideración de paralelismo de tarefas, afinidade de fíos e programación de aceleradores.

Respecto dos retos relacionados coa tecnoloxía de compiladores, actualmente a maioría dos programadores de aplicacións de altas prestacións xestionan explicitamente o grao de paralelismo, comunicacións, multinúcleos e aceleradores mediante notacións ideadas para ter en conta o hardware do sistema (por exemplo, MPI, OpenMP, CUDA, OpenCL, OpenACC…). A estrutura destes códigos está fortemente ligada ao hardware do sistema e a un modelo de execución concreto, principalmente *bulk synchronous*. Este estilo de programación exacerba aínda máis os retos dos compiladores xa que escurece a semántica subxacente da aplicación, imposibilitando que o compilador faga un remapeo ou optimice correctamente o código para novas máquinas ou arquitecturas. Faise case obrigatorio para os compiladores da era exaescala determinar formas de expresar aplicacións en forma declarativa, dirixida por obxectivos, que maximicen o contido semántico e minimicen o control da máquina.

3.3.2. Algoritmos exaescala.

A transición cara á computación exaescala impón novas demandas sobre o deseño de algoritmos polo menos en dous aspectos: incrementar a explotación da localidade de datos para realizar computacións de forma eficiente; e obter

maiores factores de paralelismo de grao fino posto que os sistemas soportan cada vez un maior número de fíos de computación. A nivel exaescala o movemento de datos será moito máis custoso en termos de prestacións que as propias operacións, por tanto unha cuestión crítica será o deseño de novos algoritmos que minimicen as comunicacións. Outro factor crítico ante a explosión do número de fios a executar simultaneamente serán os algoritmos que permitan unha redución das sincronizacións, unha resposta adaptativa ao desbalanceo da carga de traballo, algoritmos que sexan conscientes do consumo enerxético, e capaces de adaptarse de forma automática á heteroxeneidade dos sistemas e os seus procesadores.

4. Contribucións no camiño da computación exaescala en Galicia.

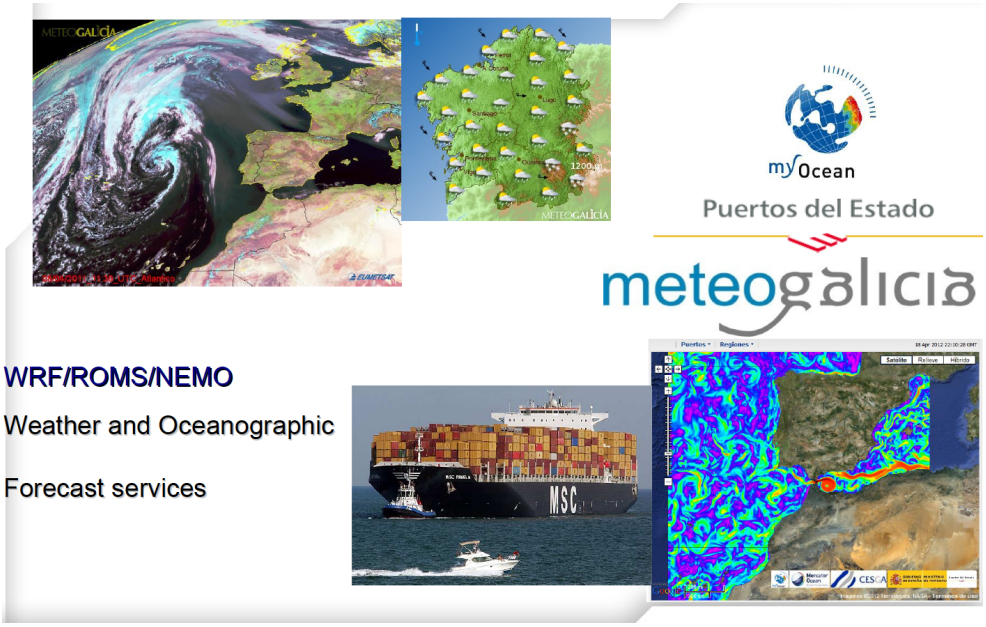
A última sección deste discurso está adicada a describir brevemente a investigación realizada en Galicia no eido da computación exaescala. A computación de altas prestacións en Galicia ten unha longa traxectoria representada pola creación do Centro de Supercomputación de Galicia (CESGA) en 1993. Na seguinte figura pode verse a evolución das prestacións dos seus sistemas, algúns deles situados no seu momento dentro da lista TOP500.

Fonte: CESGA

Evolución tecnolóxica dos supercomputadores do CESGA

Na actualidade o CESGA está no proceso de adquisición dunha nova máquina que ten prevista a súa instalación antes de fin de ano. Entre outras características o supercomputador FinisTerrae-2 acadará unhas prestacións de pico preto dos 280 Teraflops, contando con 6.680 núcleos de procesamento apoiados tamén por aceleradores hardware.

Testemuño da necesidade de contar cun centro como o CESGA na nosa comunidade son os servizos prestados ás tres universidades galegas e ao CSIC, así como a numerosas institucións e empresas do contorno. Múltiples ámbitos científicos e tecnolóxicos teñen mellorado os seus resultados de investigación utilizando as infraestruturas do centro. Por citar algunha das aplicacións con maior demanda computacional, sen esquecer tamén a súa trascendencia a nivel social, destacar o labor do CESGA nos últimos anos como soporte a MeteoGalicia e a Portos do Estado coa execución diaria dos diferentes modelos numéricos de predición meteorolóxica e oceanográfica utilizados na nosa comunidade.



Fonte: CESGA

Predicción meteorolóxica e oceanográfica no CESGA

Respecto do traballo realizado por grupos de investigación galegos, tiven o privilexio de liderar entre 2007 e 2011 dúas redes de investigación en computación de altas prestacións nas que se integraron máis de quince grupos e centros de investigación da nosa comunidade. Centrareime no traballo realizado polo grupo que coordino actualmente na UDC.

4.1. Liñas de investigación do GAC-UDC asociadas ás tecnoloxías HPC e exaescala.

Podemos estruturar algunhas das contribucións do grupo nos últimos anos atendendo aos retos da computación exaescala comentados na sección anterior. En relación co reto da diminución do consumo enerxético, estase a traballar en novas memorias *scratchpad,* utilizando tecnoloxías de memoria emerxentes xunto con técnicas de compilación, para reducir o consumo en dispositivos *system-on-chip* (Rodríguez et al, 2014).

No ámbito de novas arquitecturas de memoria, propuxéronse novas organizacións hardware e a nivel de protocolo para a mellora do rendemento da xerarquía de memoria en procesadores multinúcleo, así como ferramentas para a predición do rendemento en memorias caché compartidas (Andrade et al., 2013), (Rolán et al., 2012). Outra liña moi activa do grupo ten sido o deseño de *middleware* de comunicacións de baixa latencia para clústeres multinúcleo (Expósito et al, 2014). Esta liña de traballo ten sido recoñecida no ámbito do *High-Frequency Trading,* para transaccións ultrarrápidas en mercados financeiros, dando lugar á creación dunha empresa de base tecnolóxica, *Torus Software Solutions* (http://torusware.com/) en 2013.

No campo da resiliencia e tolerancia a fallos o grupo ten desenvolvido unha ferramenta para a inserción transparente de tolerancia a fallos mediante puntos de revisión en aplicacións paralelas, tanto para comunicacións por pase mensaxes, como para memoria compartida (CPPC, ComPiler for Portable Checkpointing, http://cppc.des.udc.es) (Rodríguez et al, 2011). Na actualidade estase dando soporte a aplicacións de paso de mensaxes maleables, característica moi importante na era exaescala, para posibilitar a súa reconfiguración dinámica de forma escalable (Cores et al., 2014).

Tamén se están a facer contribucións no ámbito dos compiladores, modelos de programación e mellora da produtividade na xeración de códigos para sistemas HPC. A nivel compilación, definiuse unha nova representación intermedia que permite a proxección de tarefas sobre procesadores multinúcleo e a paralelización automática sobre aceleradores gráficos (Andión et al., 2013). A nivel de modelos de programación tivemos a oportunidade de traballar coa multinacional Hewlett-Packard nun proxecto para o deseño de librarías mediante unha linguaxe tipo PGAS (*Partitioned Global Address Space*) para supercomputadores con arquitectura NUMA (Mallón et al, 2014). Esta libraría está actualmente en explotación por parte de Hewlett-Packard. Deseñáronse tamén librarías que melloran a programabilidade de aplicacións paralelas irregulares (González et al., 2014), e estanse a propor técnicas que incrementen a produtividade dos programadores para sistemas heteroxéneos multi-dispositivo que combinan procesadores multinúcleo e aceleradores.

Respecto do reto ligado á reformulación de algoritmos para sistemas exaescala, o grupo ten unha longa tradición na optimización de algoritmos procedentes de diversos campos científicos para conseguir unha explotación eficiente dos recursos computacionais da arquitectura paralela subxacente. Tres exemplos nos que se está a traballar na actualidade: por unha banda, o deseño de algoritmos en álxebra lineal, tanto para matrices densas (Georganas et al., 2012), en banda ou dispersas, que melloran a escalabilidade mediante a redución do volume de datos transferidos (e polo tanto das comunicacións) a costa de incrementar o uso de memoria; por outra banda colaborouse na selección de modelos de sustitución de nucleótidos no ámbito do análisis filoxenético das secuencias de aliñamento do DNA (Darriba et al., 2012), e tamén estase a traballar no deseño de metaheurísticas paralelas para novos métodos de optimización no eido da bioloxía de sistemas (Penas et al., 2015).

Finalmente, seguindo outras tendencias das tecnoloxías HPC xa comentadas anteriormente, a crecente utilización de aceleradores hardware como as tarxetas gráficas (GPUs) de propósito xeral tamén está a recibir atención no grupo dende hai anos, tanto a nivel hardware con propostas dun novo *pipeline* de renderización para superficies NURBS, como a nivel software co diseño dunha metodoloxía para a xeración eficiente sobre estas arquitecturas de algoritmos para transformadas de sinal (Lobeiras et al., 2015).

Por outra parte, a aparición da análise de conxuntos de datos masivos como novo paradigma de descubrimento científico, xunto con novas formas de procesamento distribuído como a computación na nube ou *cloud computing,* fan inevitable a aparición de sinerxias entre a computación exaescala e as tecnoloxías Big Data. Ferramentas de visualización de datos masivos como os xerados mediante as tecnoloxías LiDAR, ou o soporte de comunicacións de alta velocidade para aplicacións *MapReduce* son exemplos destas novas necesidades nas que estamos a traballar.

5. Conclusións.

A modo de conclusión debo salientar que o camiño cara á computación exaescala vai implicar cambios en todo o modelo computacional. O consumo enerxético debe ser a restrición primaria no deseño de sistemas HPC, a minimización do movemento de datos debe primarse sobre o incremento de operacións por unidade de tempo, o crecemento do paralelismo vai ser exponencial a nivel intra-chip fronte ao paralelismo tradicional xerado a partir do incremento dos nodos de procesamento, a heteroxeneidade dos sistemas vai implicar que as prestacións non serán uniformes en todo o sistema, e a fiabilidade do sistema debe descansar non só no hardware senón cada vez máis no software. Ainda que algúns expertos indican que o importante será facer todos estes cambios para xerar un novo modelo computacional, e non tanto o feito de chegar aos exaflops, non sería de estrañar que dentro de dez anos estemos a falar dos retos da computación zettaescala (10^{21} FLOPS).

Agradecementos finais

Remato aquí o meu discurso pero non quero pechalo sen dúas últimas lembranzas, a primeira para o profesor Rafael Crecente Maseda da USC, por tantos anos de amizade acompañada de moitas e exitosas colaboracións en investigación; a segunda adicada ao meu pai, que tanto desfrutaría deste momento, lendo estes catro versos de Rosalía:

"…
Camiño, camiño branco,
non sei para donde vas;
mais cada vez que te vexo,
quixera poderte andar."

Rosalía de Castro, *Follas novas*

REFERENCIAS

Andión, J.M., Arenaz, M., Rodríguez, G., Touriño, J. A novel compiler support for automatic parallelization on multicore systems. Parallel Computing 39(9), pp. 442-460, 2013.

Andrade, D., Fraguela, B.B., Doallo, R. Accurate prediction of the behavior of multithreaded applications in shared caches. Parallel Computing, 39(1), pp. 36-57, 2013.

Ang, J. et al. DOE ASCAC Subcommittee Report. Top ten exascale research challenges, 2014.

Ashby, S. et al. DOE ASCAC Subcommittee Report. The opportunities and challenges of exascale computing, 2009.

Borkar, S., Chien A.A. The future of microprocessors. Communications of the ACM, Vol. 54(5), pp. 67-77, 2011.

Cappello, F., Geist, A., Gropp, W., Kale, S., Kramer, B., Snir, M. Toward exascale resilience: 2014 update. Supercomputing Frontiers and Innovations, Vol. 1(1), pp. 5-28, 2014.

Cores, I., Rodríguez,G., González, P., Martín, M.J. Failure avoidance in MPI applications using an application-level approach. Computer Journal 57(1), pp. 100-114, 2014.

Darriba, D., Taboada, G.L., Doallo, R., Posada, D. jModelTest 2: more models, new heuristics and parallel computing. Nature Methods, Vol. 9(8), pp. 772, 2012.

Dennard, R.H., Gaensslen, F., Yu H., Rideout, L., Bassous, E., LeBlanc, A. Design of ion-implanted MOSFET's with very small physical dimensions. IEEE Journal of Solid State Circuits SC–9 (5), 1974.

Duranton, M., De Bosschere, K., Cohen, A., Maebe, J., Munk, H. (Eds.), HiPEAC Vision 2015, 2015.

Esmaeilzedah, H., Blem, E., St. Amant, R., Sankaralingam, K., Burger, D. Dark Silicon and the end of multicore scaling. IEEE Micro, pp. 122-134, Mayo/Junio 2012.

Expósito, R.R., Ramos, S., Taboada, G.L., Touriño, J., Doallo, R. FastMPJ: A scalable and efficient Java message-passing library. Cluster Computing, 17(3), pp. 1031-1050, 2014.

Georganas, E., González, J., Solomonik,E., Zheng, Y., Touriño, J., Yelick, K. Communication avoiding and overlapping for numerical linear algebra. Int. Conf. for High Performance Computing, Networking, Storage and Analysis, SC'12, 2012.

Gonzalez, C.H., Fraguela, B.B. An Algorithm Template for Domain-Based Parallel Irregular Algorithms. International Journal of Parallel Programming 42(6), pp. 948-967, 2014.

Gómez Tato, A. La computación competitiva. Edicións CESGA, 2014.

Green 500 Lists. http://www.green500.org/greenlists, 2015.

IEEE Spectrum. Special report on 50 Years of Moore's Law. Abril 2015.

Kogge, P., Shalf, J. Exascale computing trends: adjusting to the "new normal"' for computer architecture. Computing in Science and Engineering, Vol. 15 (6), pp.16-26, 2013.

Lipson, M. Silicon photonics: The optical spice rack. Int. Conf. on Photonics in Switching, PS'09, 2009.

Lobeiras, J., Amor, M., Doallo, R. Designing efficient index-digit algorithms for CUDA GPU architectures. IEEE Trans. on Parallel and Distributed Systems, en prensa, 2015.

Mallón, D.A., Taboada, G.L., Teijeiro, C., González-Domínguez, J., Gómez-Tato, A., Wibecan, B. Scalable PGAS collective operations in NUMA clusters. Cluster Computing 17(4), pp. 1473-1495, 2014.

Moore, G. Cramming more components onto integrated circuits. Electronics Magazine Vol. 38, No. 8, 1965.

Penas, D.R., Banga, J.R., González, P., Doallo, R. Enhanced parallel Differential Evolution algorithm for problems in computational systems biology. Applied Soft Computing, Vol. 33, pp. 86-99, 2015.

Reed, D.A., Dongarra, J. Exascale computing and Big Data. Communnications of the ACM, Vol. 57, No. 7, pp. 56-68, 2015.

Rodríguez, G., Touriño, J., Kandemir, M.T. Volatile STT-RAM scratchpad design and data allocation for low energy. ACM Transactions on Architecture and Code Optimization, Vol. 11(4), artículo 8, 2014.

Rodríguez, G., Martín, M.J., González, P., Touriño, J. Analysis of performance-impacting factors on checkpointing frameworks: the CPPC case study. The Computer Journal, Vol. 54(11), pp. 1821-1837, 2011.

Rolán, D., Fraguela, B.B., Doallo, R. Adaptive set-granular cooperative caching.18th Intl. Symp. on High Performance Computer Architecture (HPCA-18), pp. 213-224, 2012.

Shalf, J. Computer Architecture for the Next Decade. Slides from Energy Efficient HPC Wokshop, 2013.

Schroeder, B., Pinheiro, E., Weber, W.D. DRAM errors in the wild: A large-scale field study. In Proceedings of the 11th International Joint Conference on Measurement and Modeling of Computer Systems, pp.193–204, 2009.

Snir, M. et al. Addressing failures in exascale computing. International Journal of High Performance Computing Applications, Vol. 28(2), pp. 129–173, 2014.

Strohmaier, E. Highlights of the 45th Top500 list. Slides from http:www.top500.org, 2015.

Top500 Supercomputing Sites. http://www.top500.org, 2015.